

情報デバイス工学特論

第14回

CMOSメモリ集積回路(2)

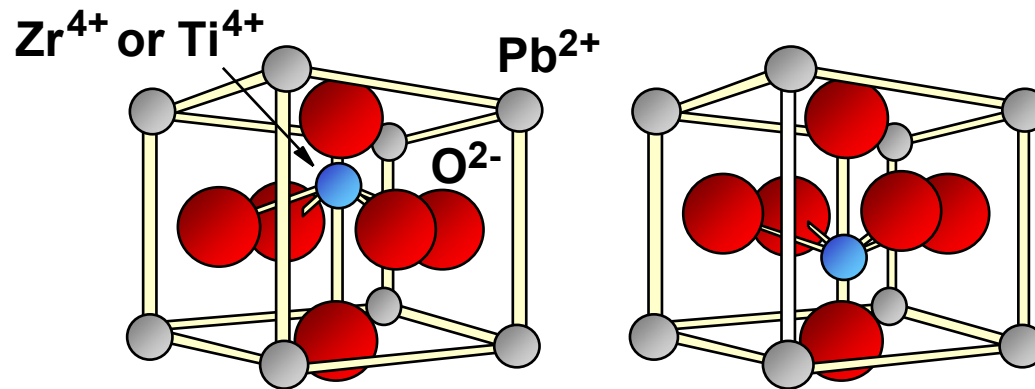
その他のメモリ

まだ主流になっていないが...

FeRAM	強誘電体メモリ
MRAM	強磁性体メモリ
PRAM	相変化メモリ
RRAM	抵抗変化メモリ

FeRAM (ferroelectric RAM)

強誘電体 自発分極の向きにより記録



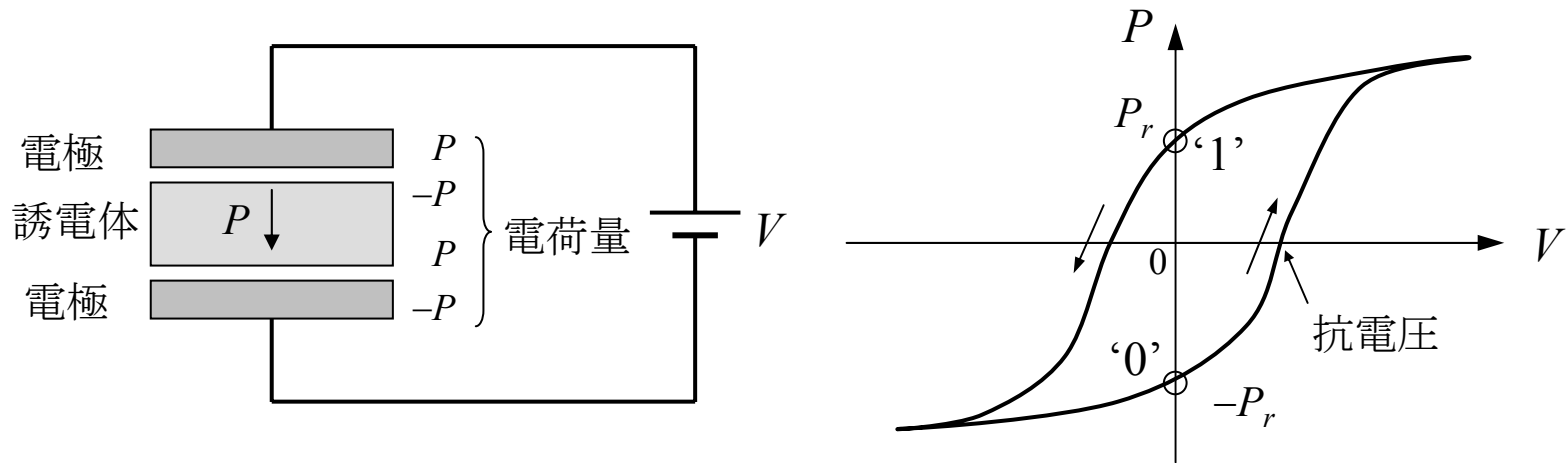
PZT $Pb(Zr, Ti)O_3$

その他にも

SBT $SrBi_2Ta_2O_9$

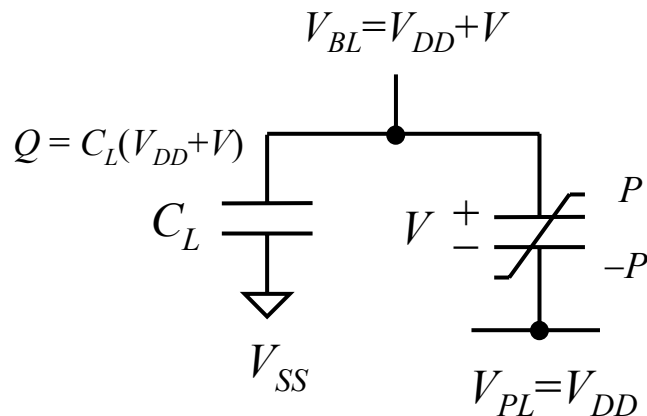
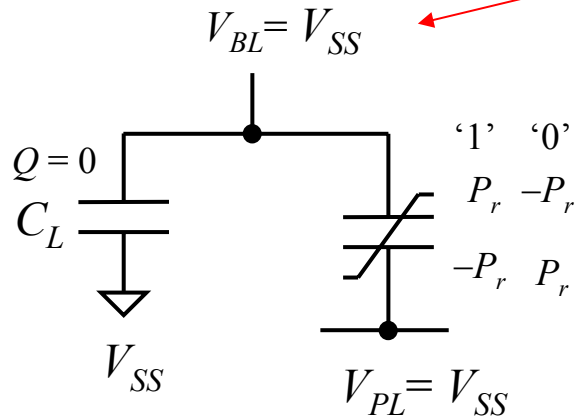
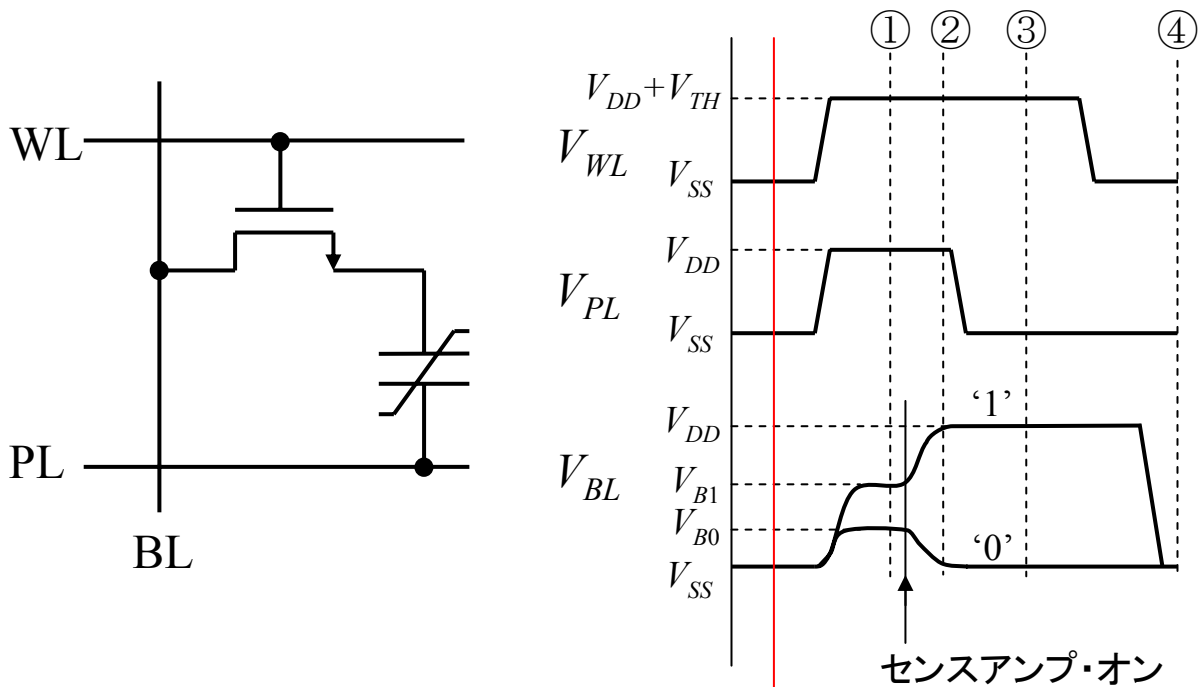
BLT $(Bi, La)_4Ti_3O_{12}$

強誘電体の分極電荷-電圧特性



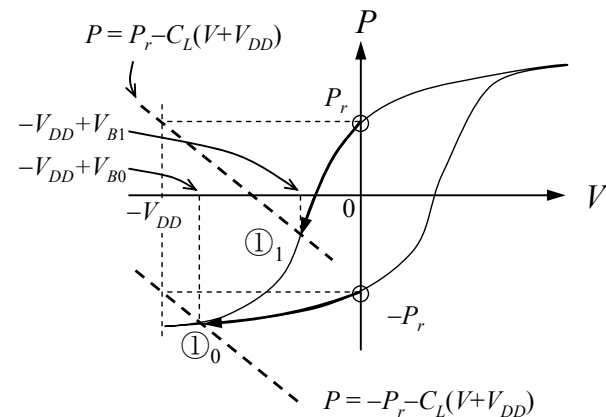
抗電圧以上の電圧を加えることにより書き込む

1T/1C型メモリセルの読み出し

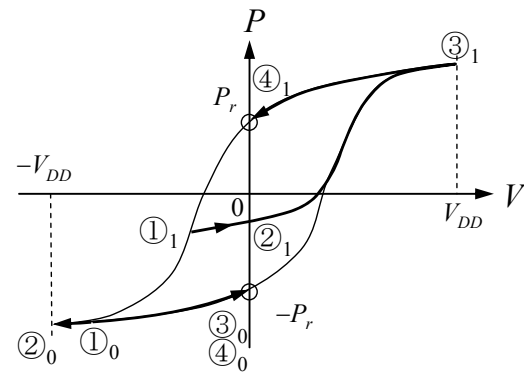


電荷量保存 $\pm P_r = C_L(V_{DD} + V) + P$

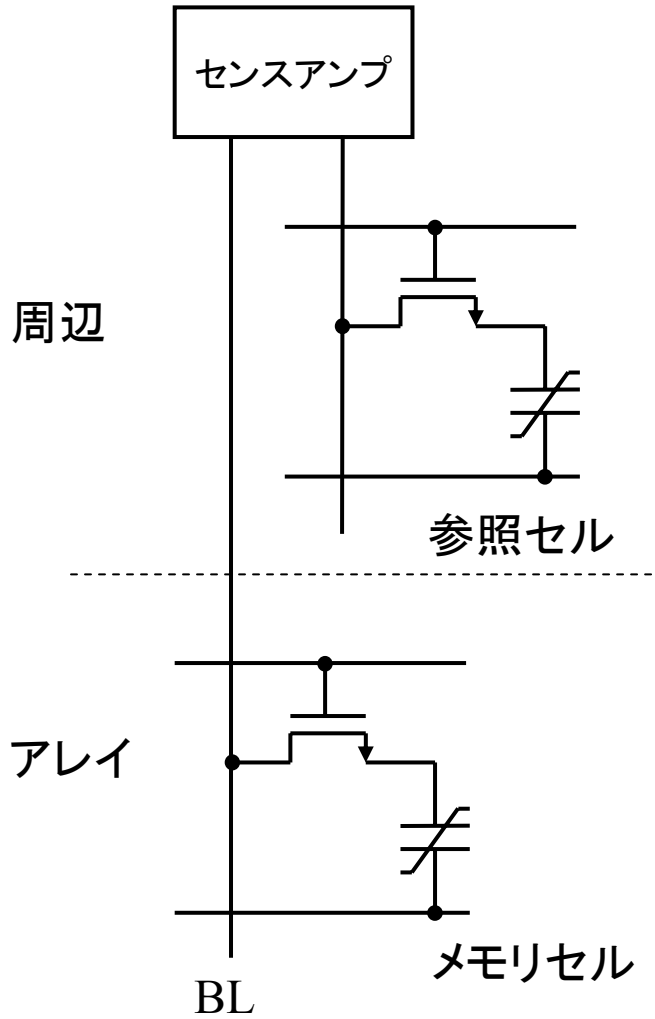
読出



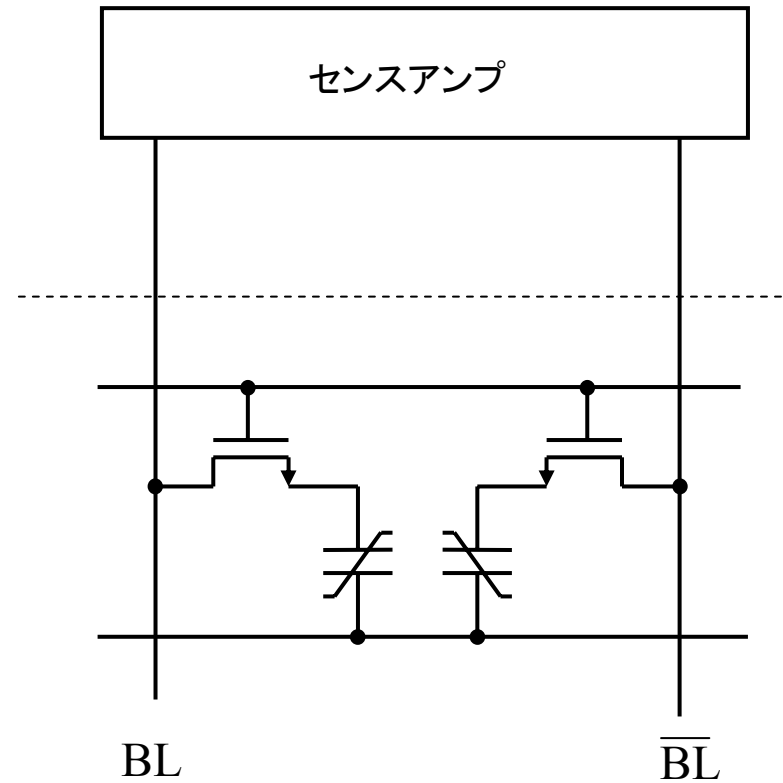
リフレッシュ



読み出し時に抗電圧以上の電圧がかかる



参照セルを共有すると参照セルの疲弊が大
 → 読出回数制限

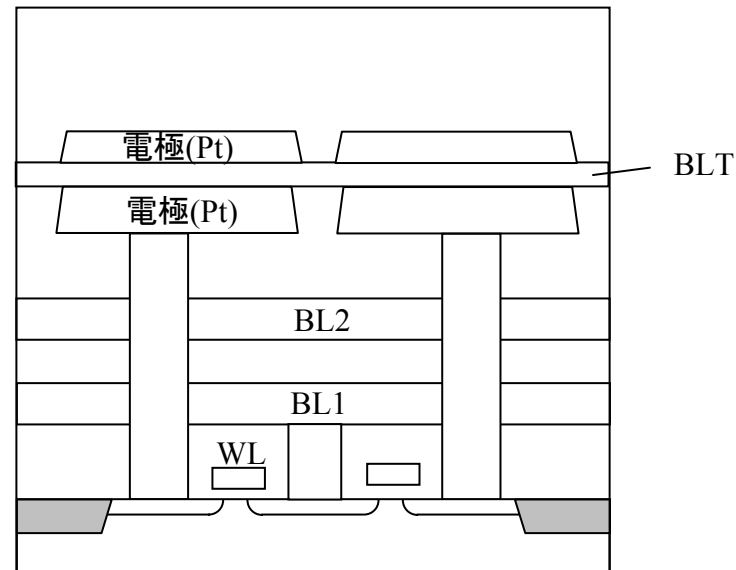


‘0’, ‘1’ または ‘1’ ‘0’ のペアとして記憶
 参照セルが無くなり、読出回数制限が緩和


CMVP (Capacitor on Metal/VIA stacked Plug)

CMOSプロセスによる強誘電体膜の劣化を防ぐため配線工程の後に膜を形成

低温 (< 400°C) での成膜 (MOCVD) 技術の開発



FeRAM の特徴

不揮発
フラッシュに比べ高速・低電圧動作  RFID無線TAG等に使用

FeRAM の課題

疲労劣化

読み出し回数に制限 ($\sim 10^{10}$)
(抗電圧以上の読み出し)

対策: 非破壊読み出し方式

還元劣化

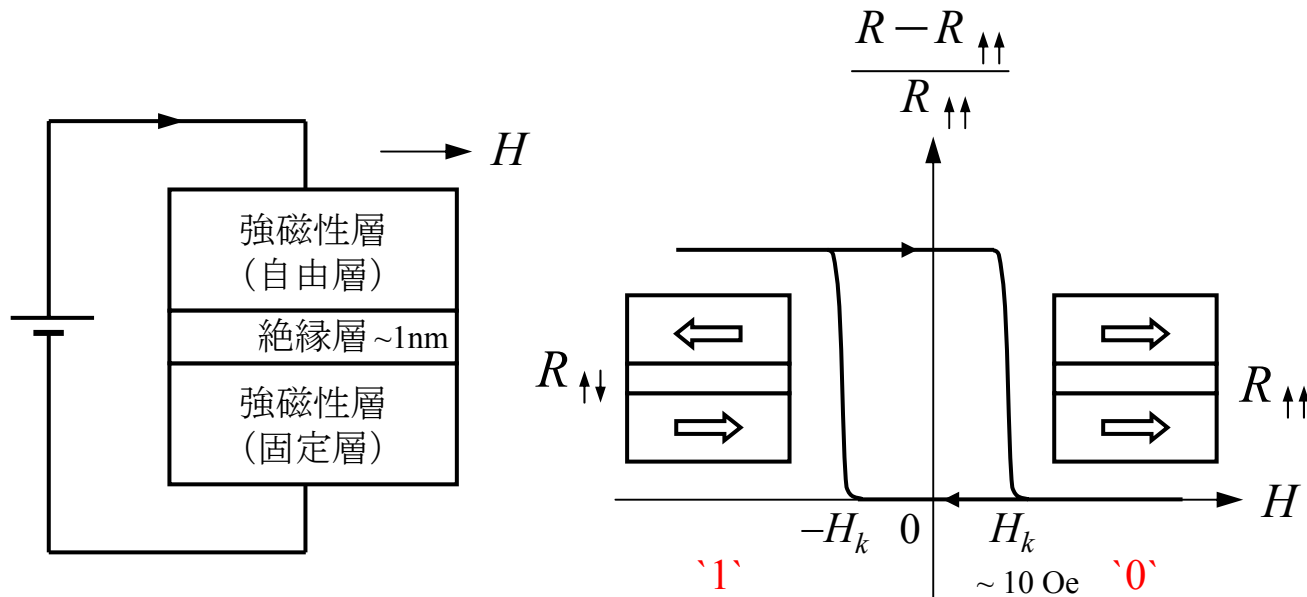
水素処理等により膜が劣化

対策: 完全保護技術

MRAM (Magnetic RAM)

磁場により磁化の向きを変えて記録

磁気トンネル接合(MTJ)の特性



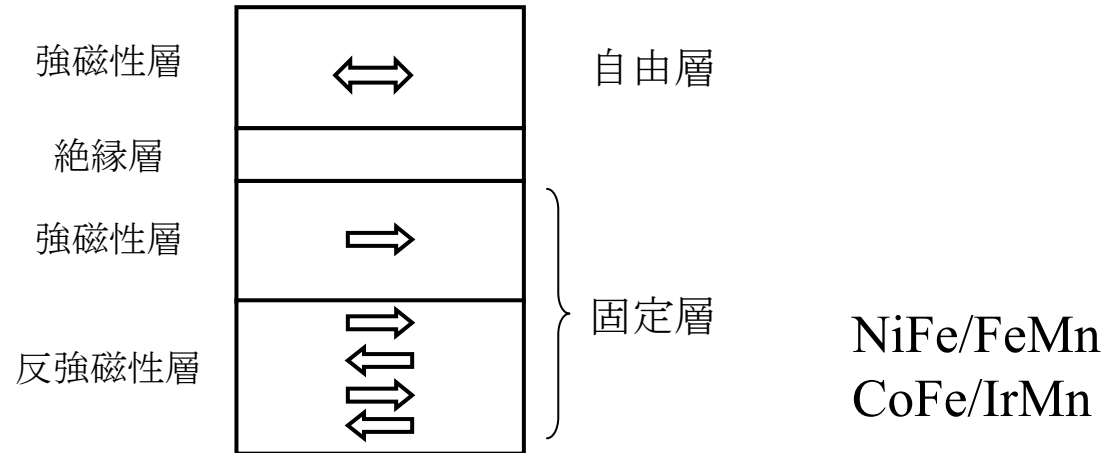
強磁性層: NiFe, CoFe, CoFeB, Fe

絶縁膜: Al_2O_3 , MgO

磁気抵抗(TMR)比

$$\text{TMR} = \frac{R_{\uparrow\downarrow} - R_{\uparrow\uparrow}}{R_{\uparrow\uparrow}} \sim 50\%$$

スピバルブ型 MTJ

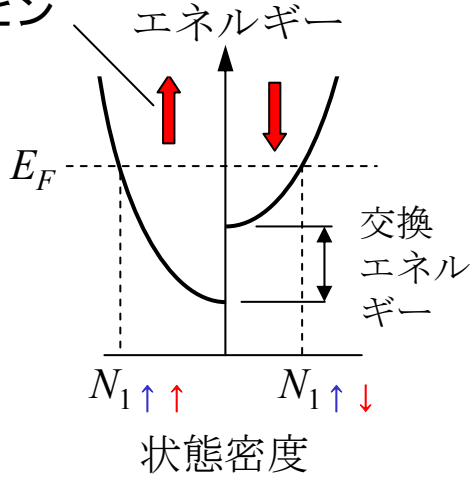


強磁性層と反強磁性層との交換結合により
固定層の磁化の向きがより強く固定される

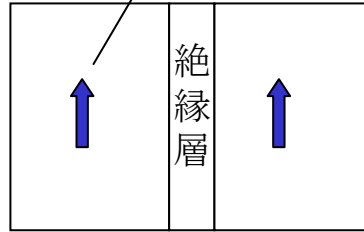
－ 自由層と固定層の作りわけ

強磁性金属間の電子トンネル抵抗

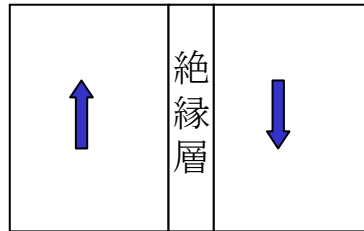
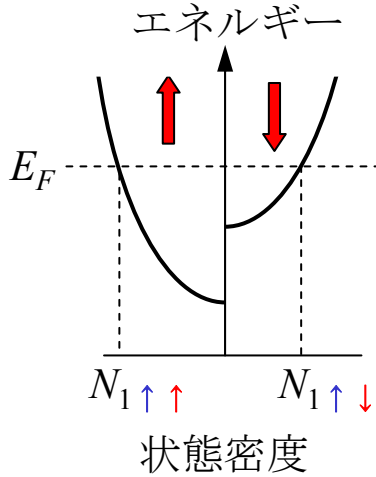
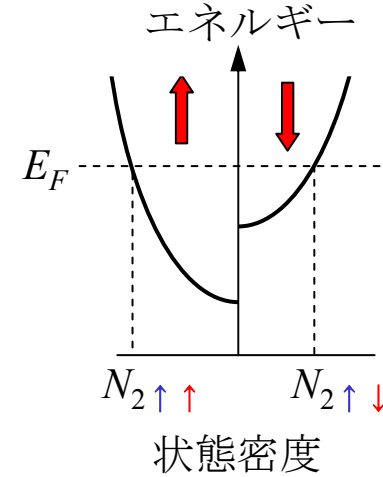
電子スピン



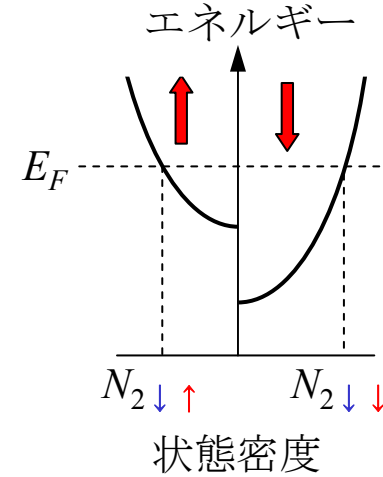
内部磁場



$$\frac{1}{R_{\uparrow\uparrow}} \propto N_{1\uparrow\uparrow} N_{2\uparrow\uparrow} + N_{1\uparrow\downarrow} N_{2\uparrow\downarrow}$$

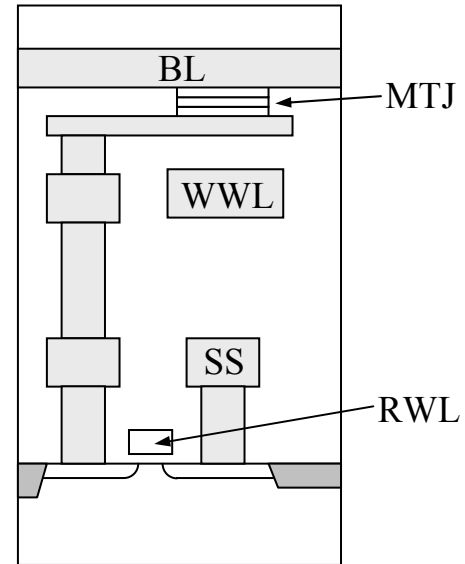
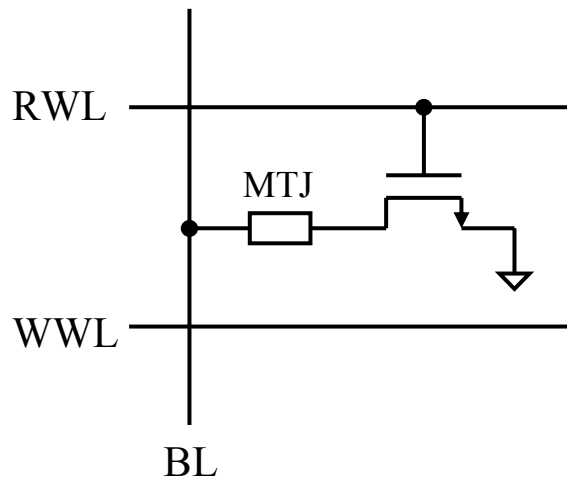


$$\frac{1}{R_{\uparrow\downarrow}} \propto N_{1\uparrow\uparrow} N_{2\downarrow\uparrow} + N_{1\uparrow\downarrow} N_{2\downarrow\downarrow}$$



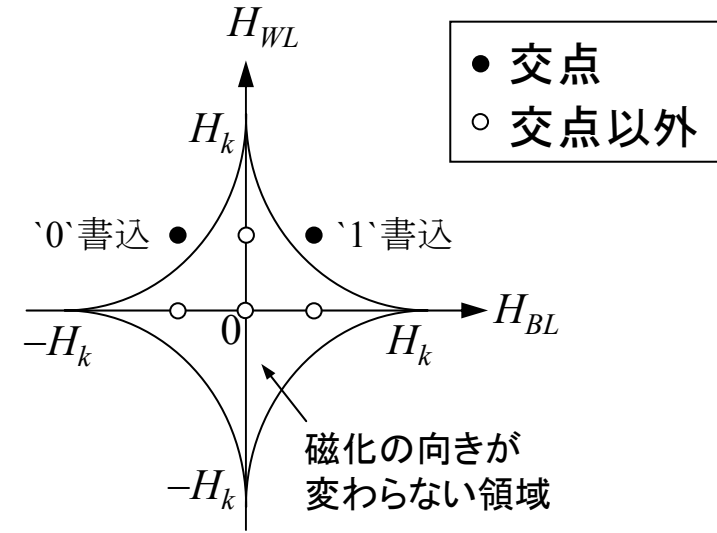
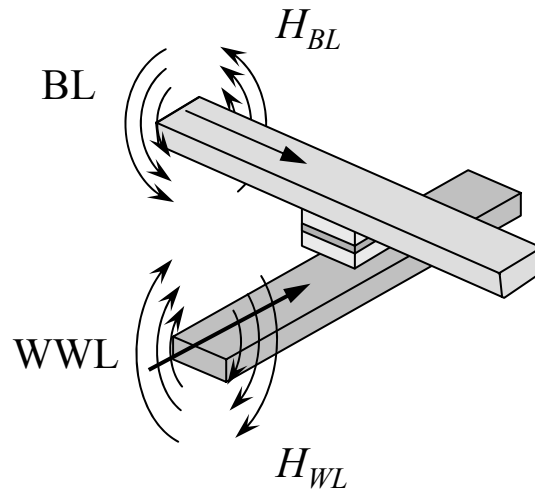
$$\frac{1}{R_{\uparrow\uparrow}} > \frac{1}{R_{\uparrow\downarrow}}$$

1T/1MTJ MRAM セル



MRAMの書き込み方法

ワード線、ビット線に電流を流し、磁場を発生
 ワード線とビット線の交点で磁場強度大
 磁場により磁化の向きを反転させる



アステロイド曲線

$$H_x^{2/3} + H_y^{2/3} = H_k^{2/3}$$

問題

- mA の大きな電流 (配線がもたない)
- 反転磁界 $H_k \propto 1/\text{素子サイズ}$
微細化すればするほど磁界 (電流) の強度を大きくしなければならない



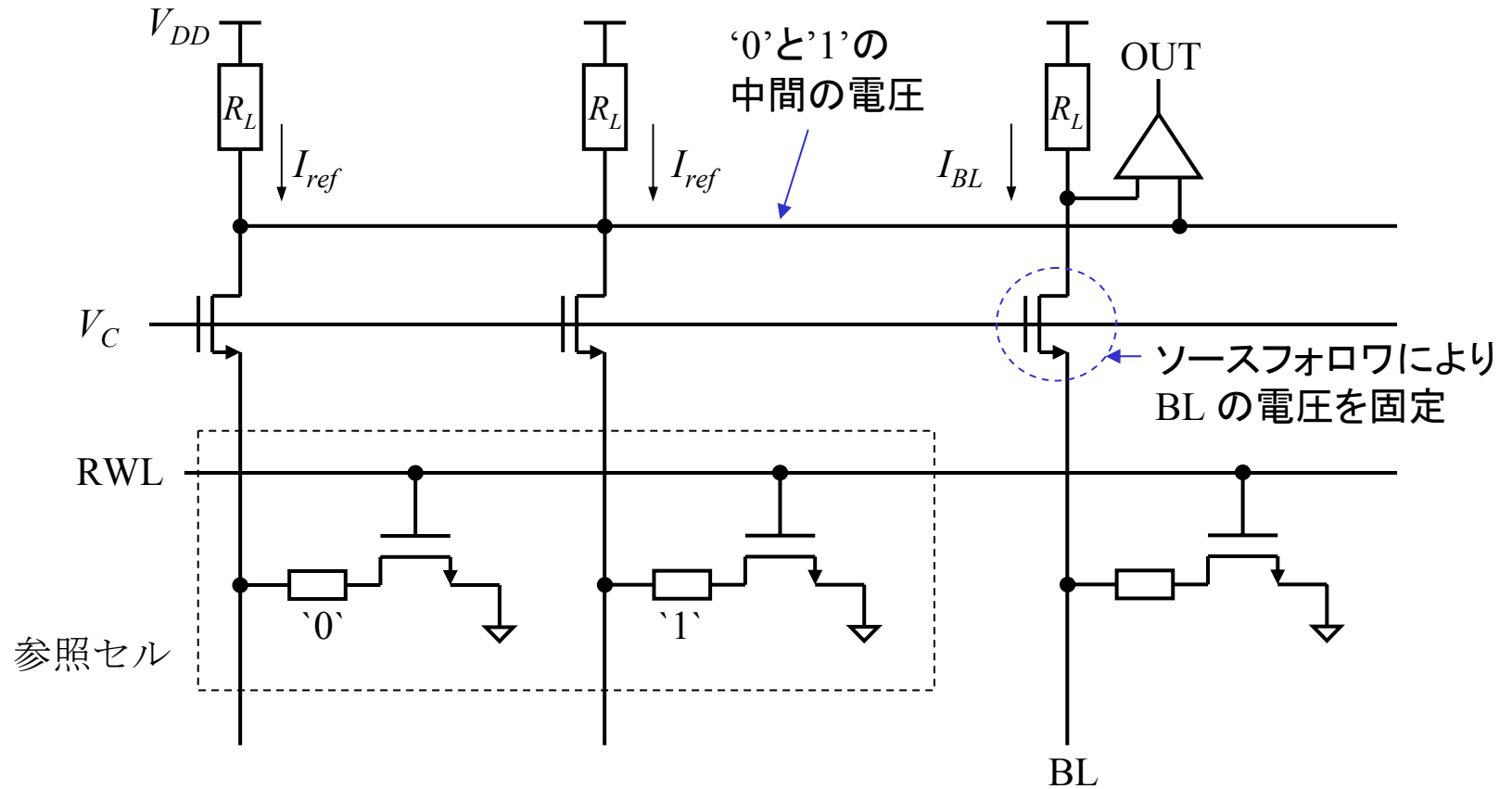
スピン注入磁化反転

一方向にスピンの揃った電子を注入し、電子によるトルクで磁化の向きを変える

課題

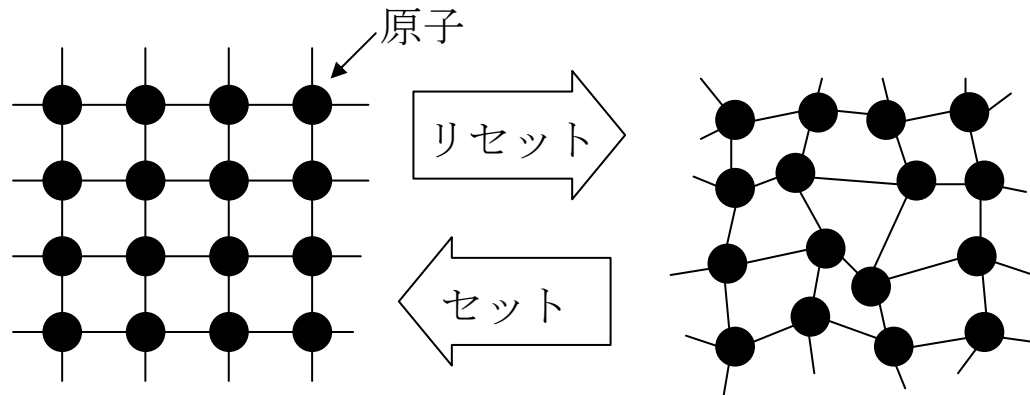
- まだ電流密度が大きい $\sim 10^6 \text{A/cm}^2$
- トンネル膜疲労

MRAMの読み出し方法の例



PRAM (phase change RAM) OUM (Ovonic Unified Memory)

カルコゲナイド GST (GeSbTe)



結晶

抵抗 小

‘1’

非晶質 (アモルファス)

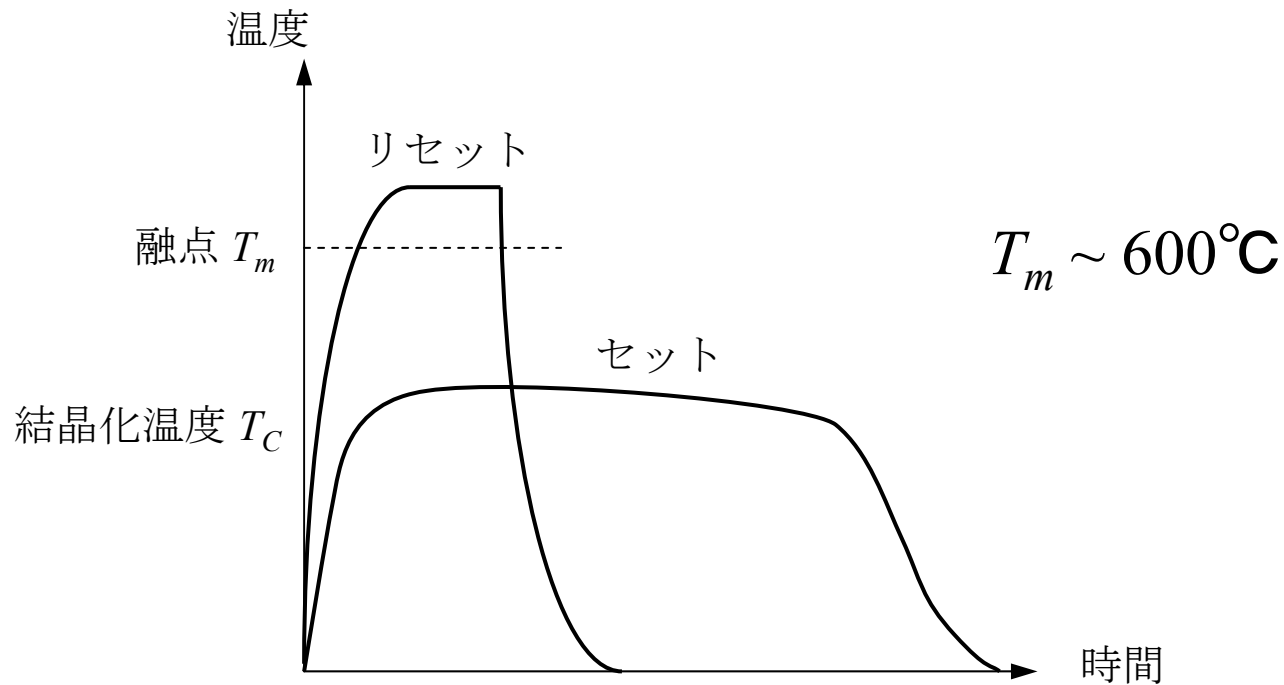
抵抗 大

‘0’

2桁の抵抗変化

Ovshinsky 1968

結晶化(セット)とアモルファス化(リセット)の温度サイクル



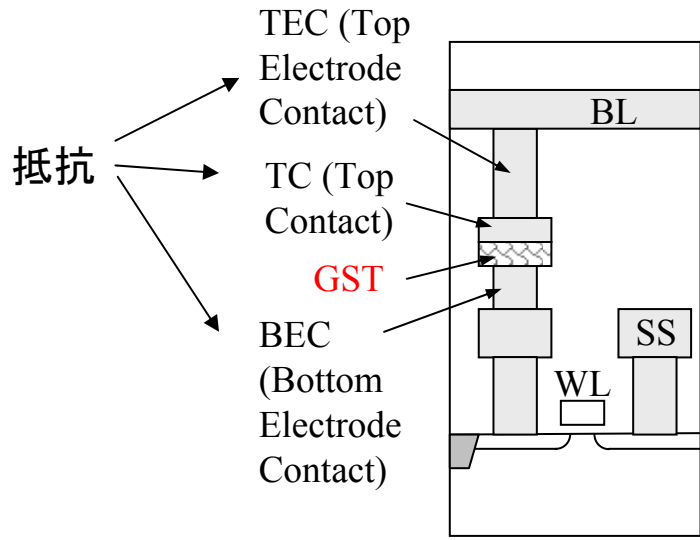
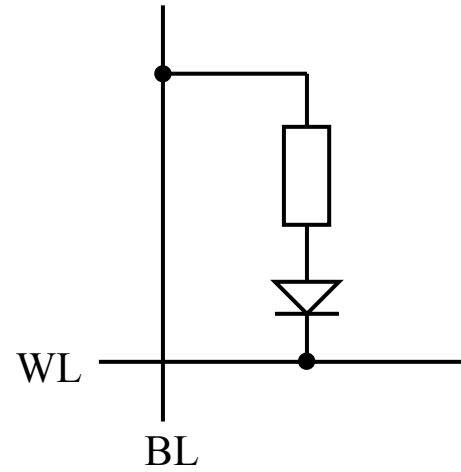
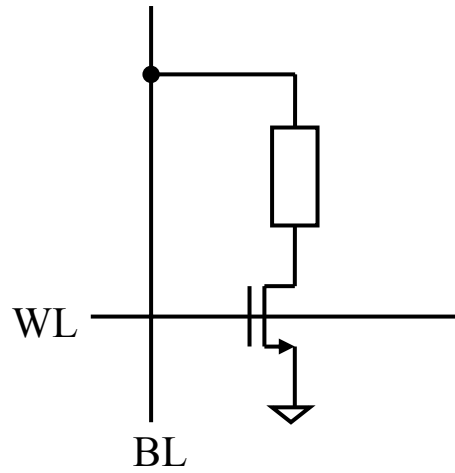
固相成長 ($\sim 450^\circ\text{C}$) \rightarrow 結晶化

$t \sim 100\text{ns}$

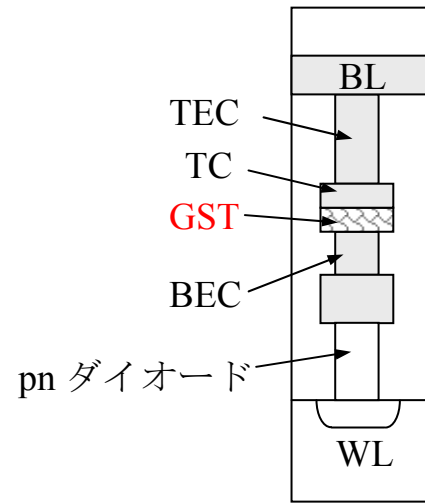
温度 $> T_m$ にあげた後、急冷 \rightarrow 非晶質

$t \sim 10\text{ns}$ $I = 50\mu \sim 1\text{mA}$

PRAM セル

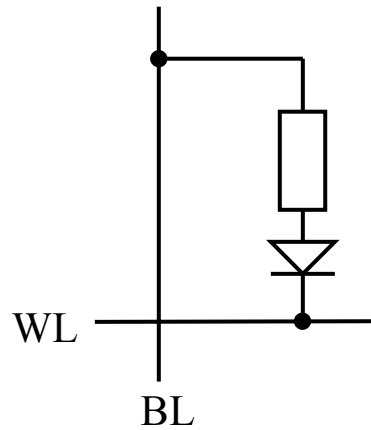


MOSFET型PRAM

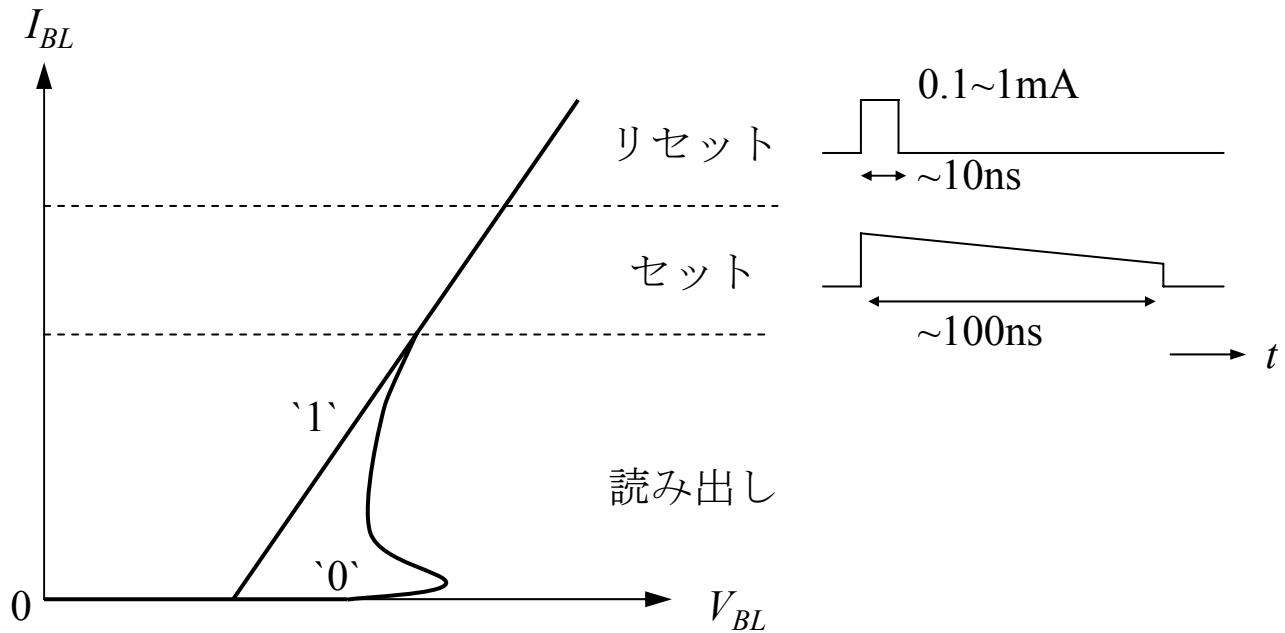


ダイオード型PRAM

PRAMの書込、読出法 (ダイオード型)



WL : 選択 V_{SS}
 非選択 V_{DD}



PRAM の特徴

高速 書込、読出時間 ~ 100 ns

不揮発

低電圧

書換回数 $\sim 10^{12}$

ReRAM (resistive RAM)

プロブスカイト系酸化膜

PCMO $\text{Pr}_{0.7}\text{Ca}_{0.3}\text{MnO}_3$

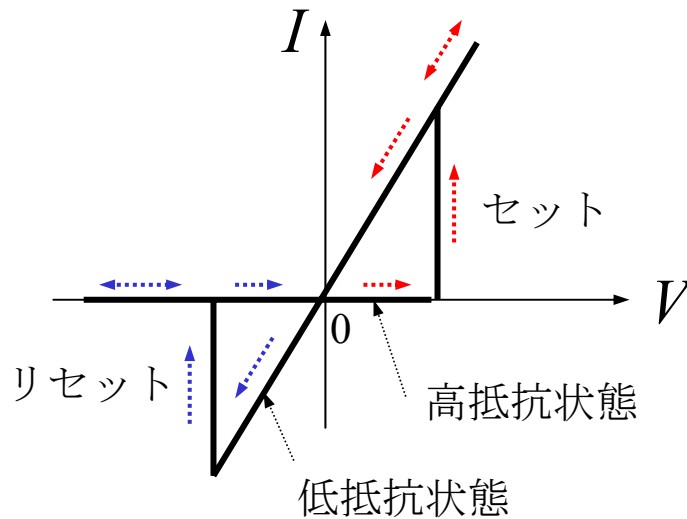
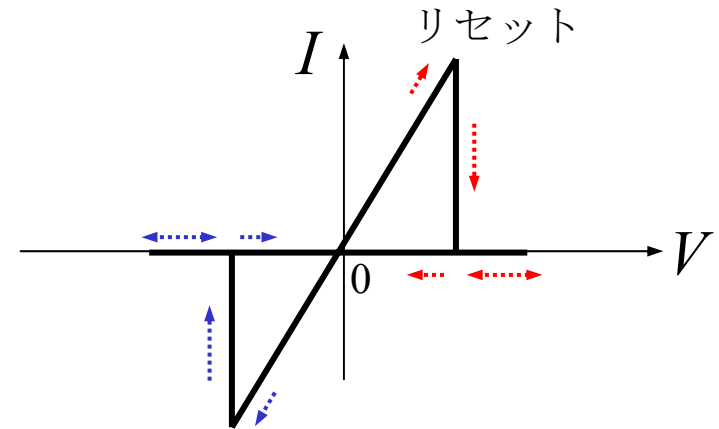
$\text{SrZrO}_3/\text{SrTiO}_3$

$\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3/\text{Zn}_{0.4}\text{Cd}_{0.6}\text{S}$

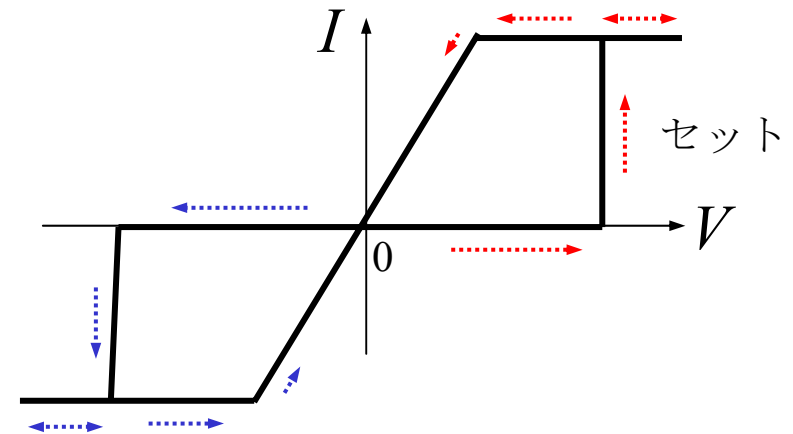
二元系遷移金属酸化膜

NiO , TiO_2 , HfO_2 , ZrO_2

2状態の抵抗比 ~ 10



バイポーラ型



ノンポーラ型

各種メモリの比較

	SRAM	DRAM	FLASH	FeRAM	MRAM	PRAM	ReRAM
セルサイズ	$\sim 130F^2$	$6\sim 8F^2$	$4\sim 5F^2$	$12\sim 25F^2$	$16\sim 40F^2$	$2F^2$	$2F^2$
高速性	○	○		○	○	△	
不揮発性			○	○	○	○	○
読出・書込回数無制限	○	○			○		
従来Si材料	○	○	○				

新メモリの課題

新材料

● 熱処理の適合性

- CMOSへの影響を小さくするには高温熱処理は不可
- Si LSIは工程の最後に必ず水素処理を行う
(ダングリング・ボンドの水素終端 400°C)

● 信頼性

劣化がないか

動作ウィンドーが十分あるか

- 素子ばらつき
- ディスターバンス

将来性があるか

- スケーラビリティ

製造コスト

新しい材料をシリコン・プロセスに入れるには長い期間の研究開発が必要。(それでも入る確率は小さい。)

DRAM, FLASH は限界と言われつつも腕力で次世代に繋げている。