

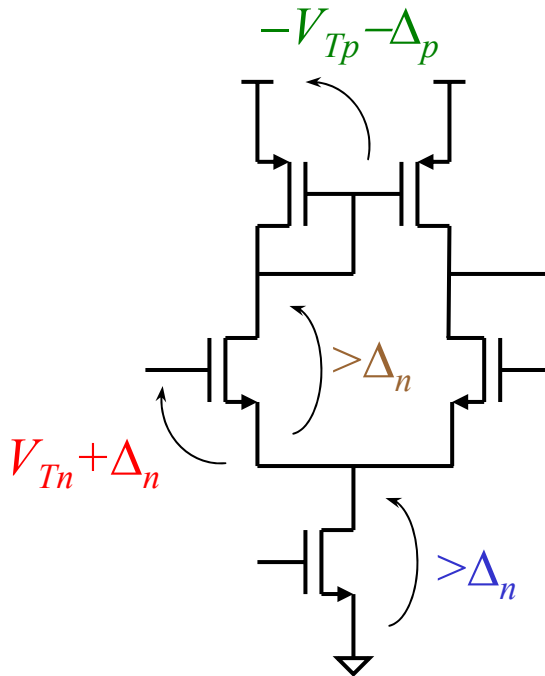
情報デバイス工学特論

第11回

CMOSアナログ集積回路 (2)

差動増幅回路の許容入力範囲

すべての MOSFET が飽和特性領域で動作する条件



$$V_{DD} + V_{Tp} + \Delta_p - \Delta_n + V_{Tn} + \Delta_n > V_{in} > V_{Tn} + \Delta_n + \Delta_n$$

$$\Rightarrow V_{DD} + V_{Tp} + V_{Tn} + \Delta_p > V_{in} > V_{Tn} + 2\Delta_n$$

$$V_{DD} - 0.4 > V_{in} > 1.5$$

$$(V_{Tn} = -V_{Tp} = 0.7 \text{ V}, \Delta_n = -\Delta_p = 0.4 \text{ V})$$

許容範囲 = 電源電圧 - 1.9 V

現在のロジックLSIの電源 = 1.2 V
アナログLSIの低電圧化は苦労大

電源電圧の低減

素子の微細化 \implies 電源電圧のスケーリング

電源電圧 $\propto F$ (最小加工寸法)

集積度の向上 \implies 消費電力の低減

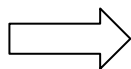
消費電力 $\propto V_{DD}^2$

ロジックLSI

電源電圧 $3\text{ V} \rightarrow 1.2\text{ V} \rightarrow 0.9\text{ V}$

アナログ・ロジック混載

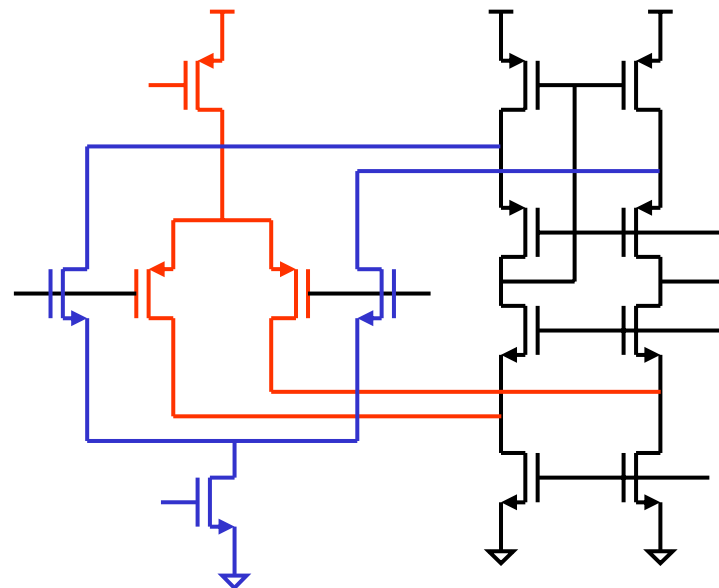
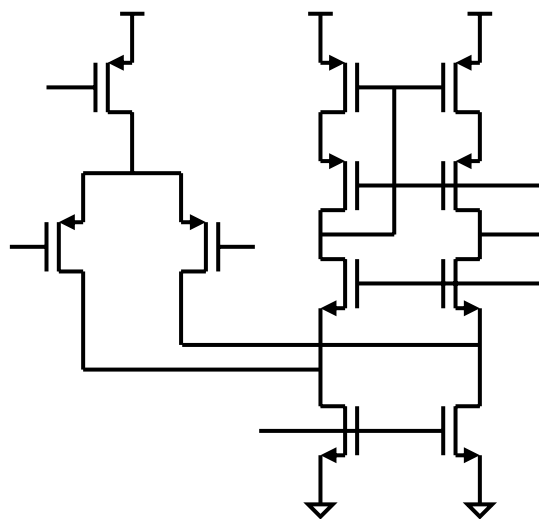
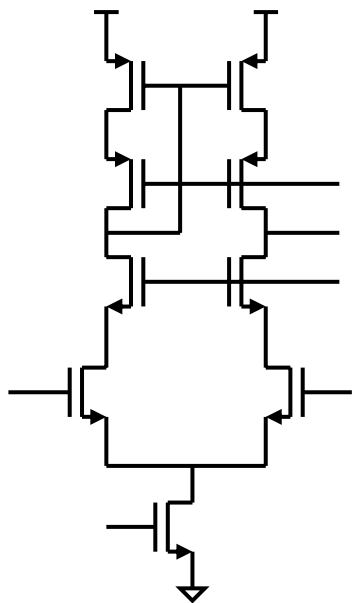
アナログ専用にはトランジスタを作るのはコスト高
昇圧回路には限界(電流がとれない)



アナログLSIの低電圧化が大きな課題

カスコード増幅回路

折り返しカスコード



rail-to-rail

入力電圧範囲

$$V_{DD} - |V_{Tp}| + V_{Tn} - 2\Delta > V_{in} > V_{Tn} + 2\Delta$$

$$V_{DD} - |V_{Tp}| - 2\Delta > V_{in} > -|V_{Tp}| + \Delta$$

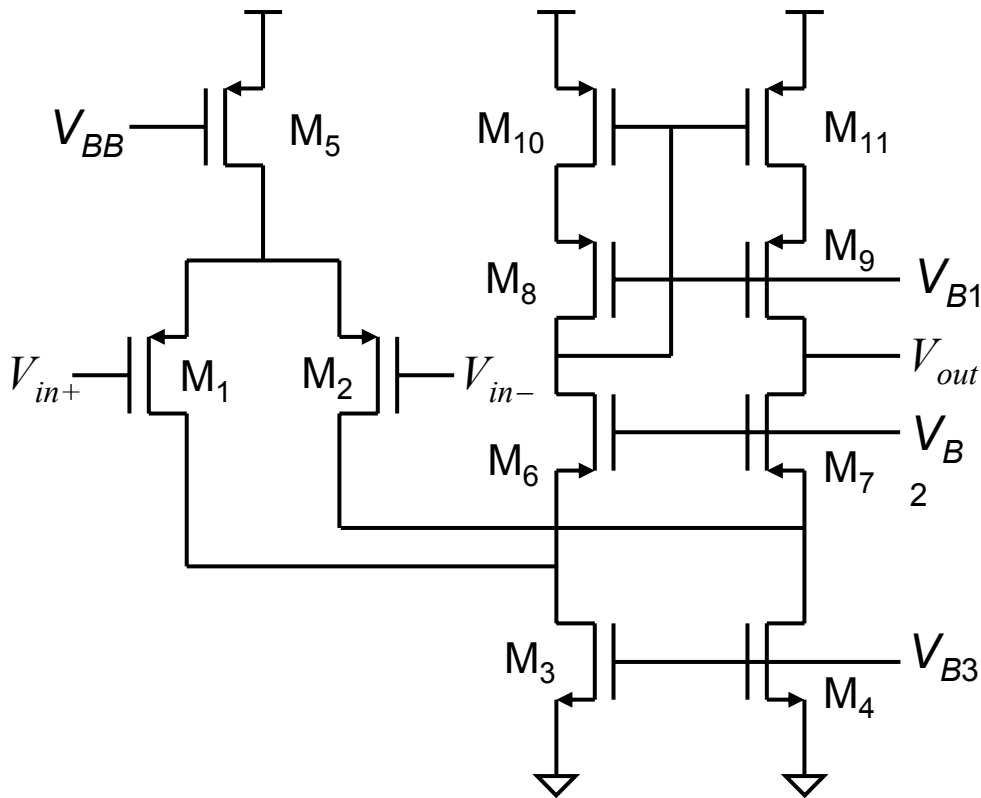
$$V_{DD} - 0.8 > V_{in} > 1.5$$

$$V_{DD} - 1.5 > V_{in} > 0$$

$$V_{DD} > V_{in} > 0$$

折り返しカスコード型 op amp

11-5



利点

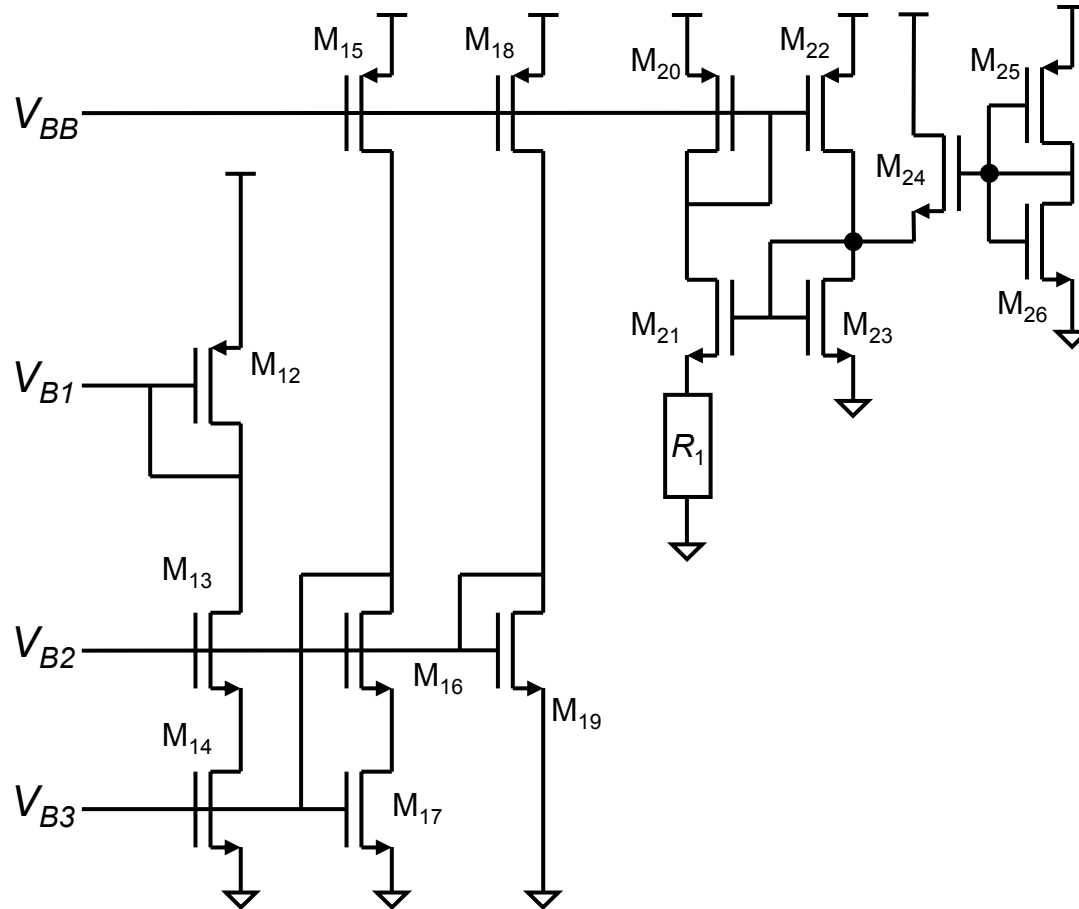
電圧利得
入力電圧範囲
電源変動除去比 PSRR

電圧利得を大きくとれば後段のアンプが
不要

→ 位相補償キャパシタが無くても
安定動作

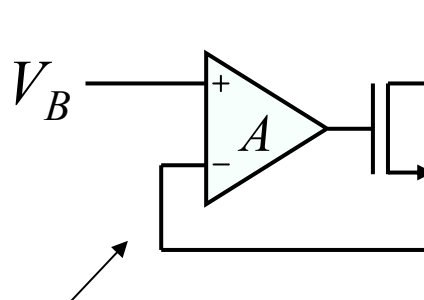
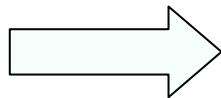
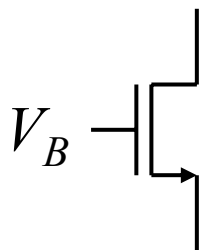
ただし出力抵抗が大きくなるので、出力抵
抗を下げたいときには、後段のアンプが必
要

バイアス回路の例



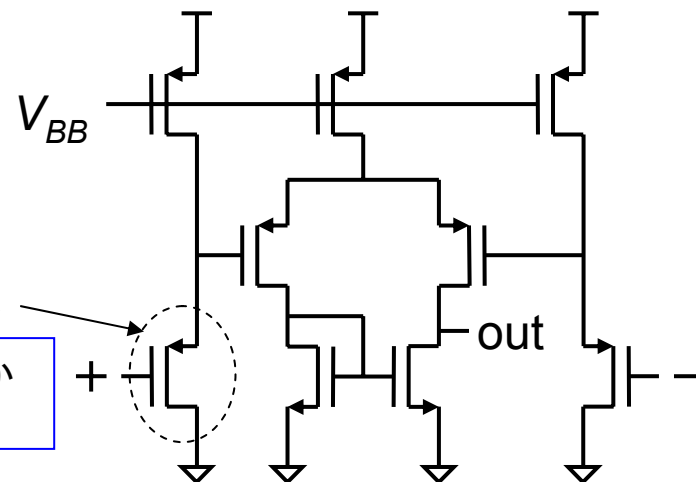
更に電圧利得を大きくするにはゲイン・ブーストを用いる

カスコード・トランジスタ



g_m が A 倍になる

比較的簡単な
op amp

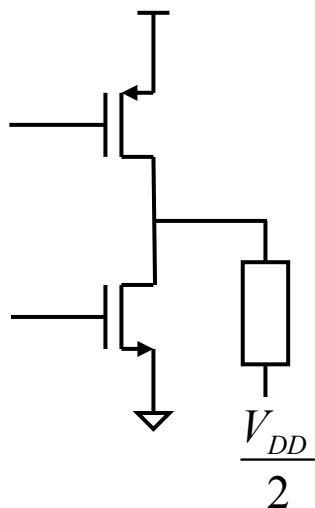


レベルシフト

なぜ必要なのか
考えよう

出力バッファ回路

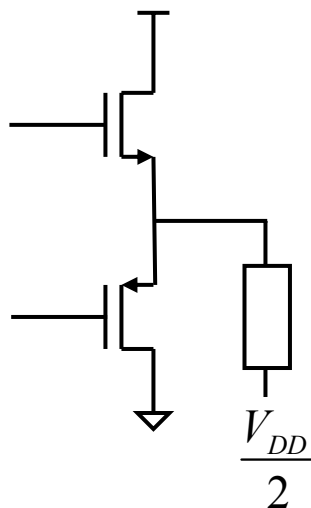
ソース接地pMOS
+
ソース接地nMOS



$$V_{DD} + \Delta_p > V_{out} > \Delta_n$$

$$V_{DD} - 0.4 > V_{out} > 0.4$$

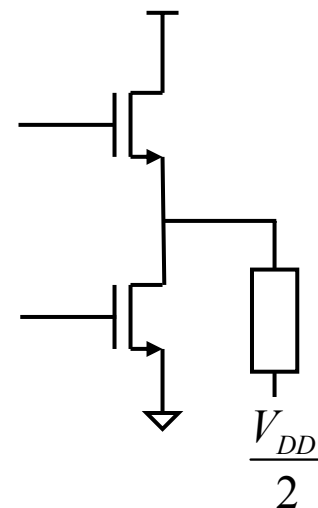
ドレイン接地pMOS
+
ドレイン接地nMOS



$$V_{DD} - V_{Tn} - \Delta_n > V_{out} > -V_{Tp} - \Delta_p$$

$$V_{DD} - 1.1 > V_{out} > 1.1$$

ドレイン接地nMOS
+
ソース接地nMOS



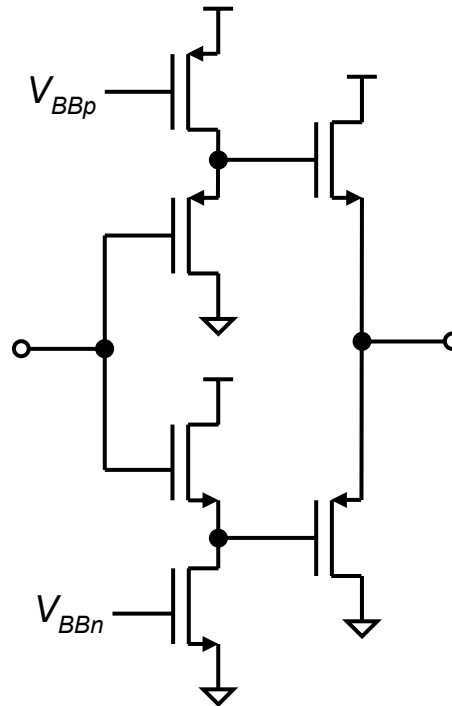
$$V_{DD} - V_{Tn} - \Delta_n > V_{out} > -\Delta_n$$

$$V_{DD} - 1.1 > V_{out} > 0.4$$

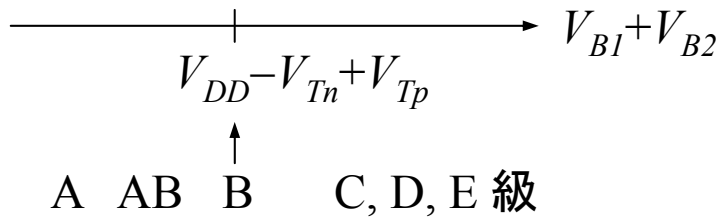
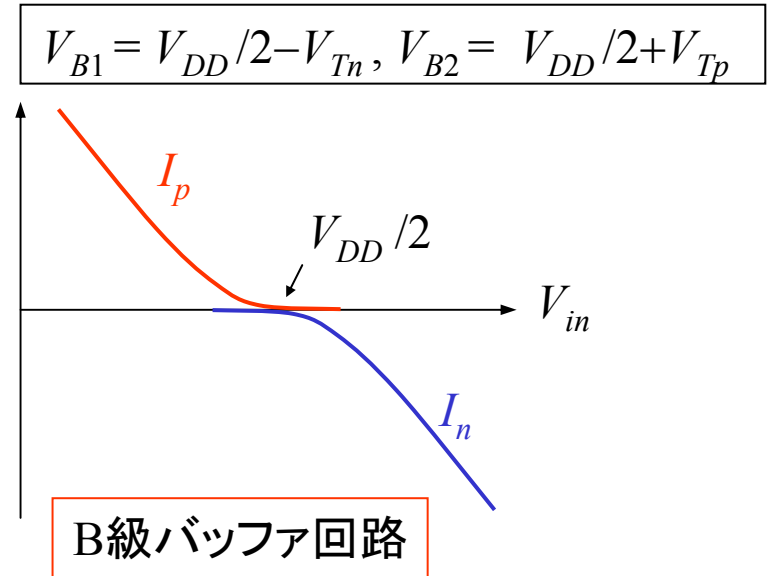
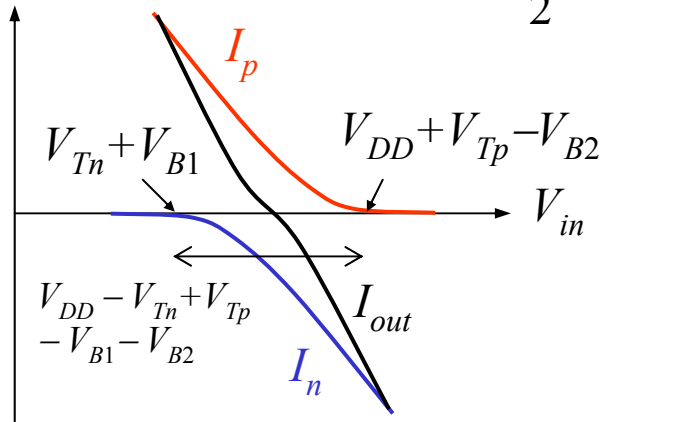
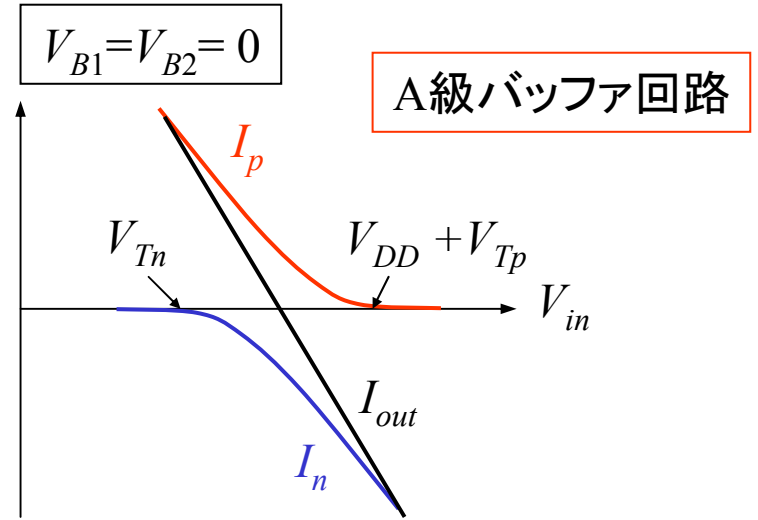
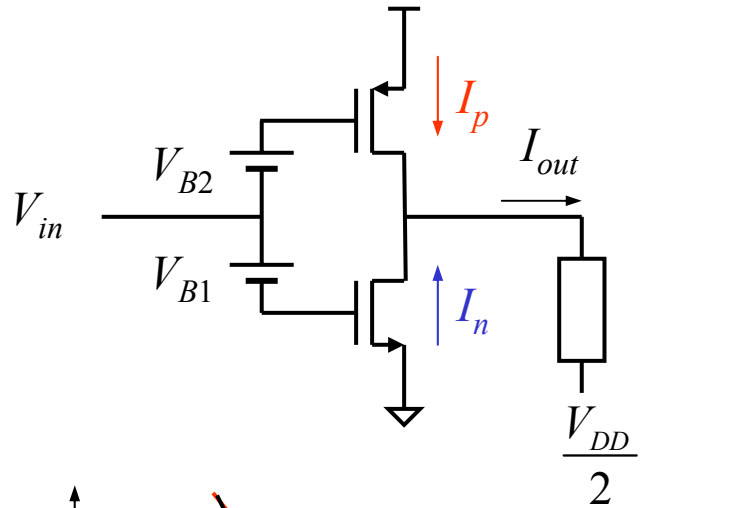


低電圧化に適している

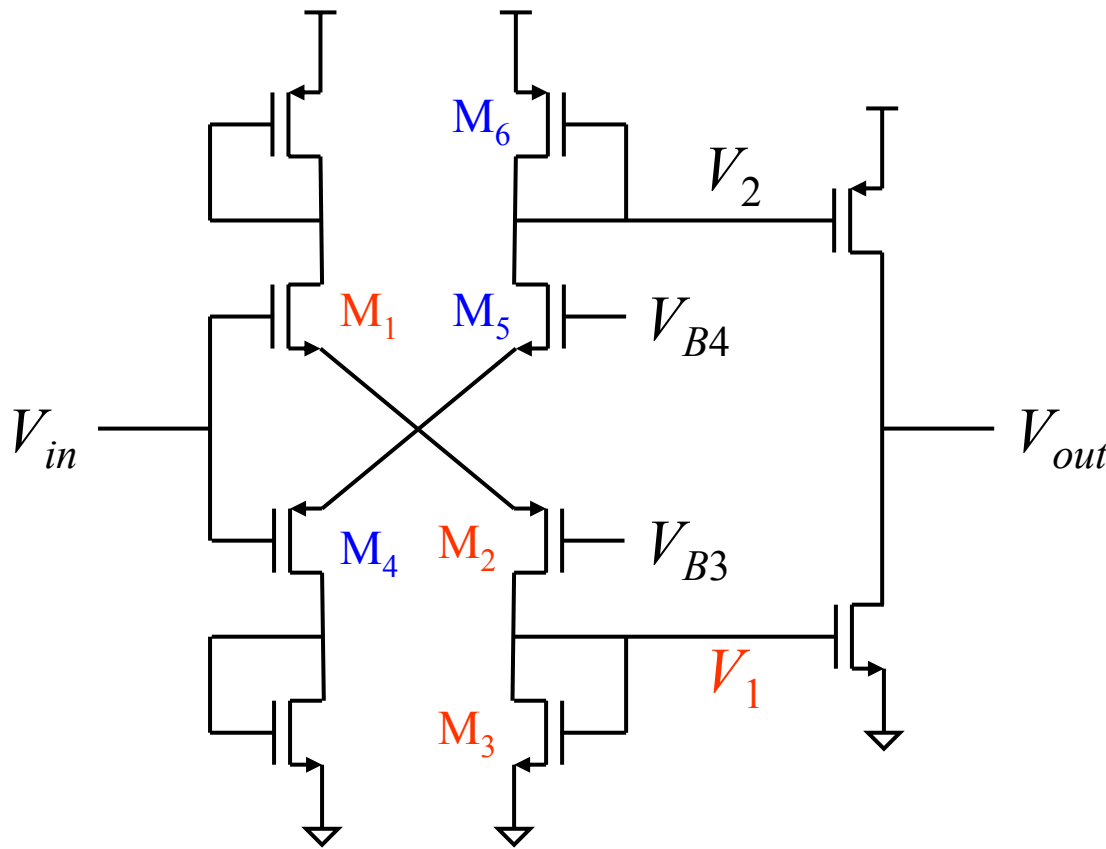
ドレイン接地nMOS + ソース接地nMOS バッファ回路の例



プッシュプル出力バッファ回路



ソース・クロス・カップル型AB級出力バッファ



$$V_{in} = V_{B3} + V_{Tn} + \Delta_{n1} - V_{Tp} - \Delta_{p2}$$

$$V_1 = V_{Tn} + \Delta_{n3}$$

$$\Rightarrow V_{in} = V_{B3} + V_{Tn} - V_{Tp}$$

$$+ \sqrt{\beta_{n3}} \left(\frac{1}{\sqrt{\beta_{n1}}} + \frac{1}{\sqrt{\beta_{p2}}} \right) (V_1 - V_{Tn})$$

$$\sqrt{\beta_{n3}} \left(\frac{1}{\sqrt{\beta_{n1}}} + \frac{1}{\sqrt{\beta_{p2}}} \right) = 1 \quad \text{とすれば}$$

$$V_{B1} = V_{B3} - V_{Tp}$$

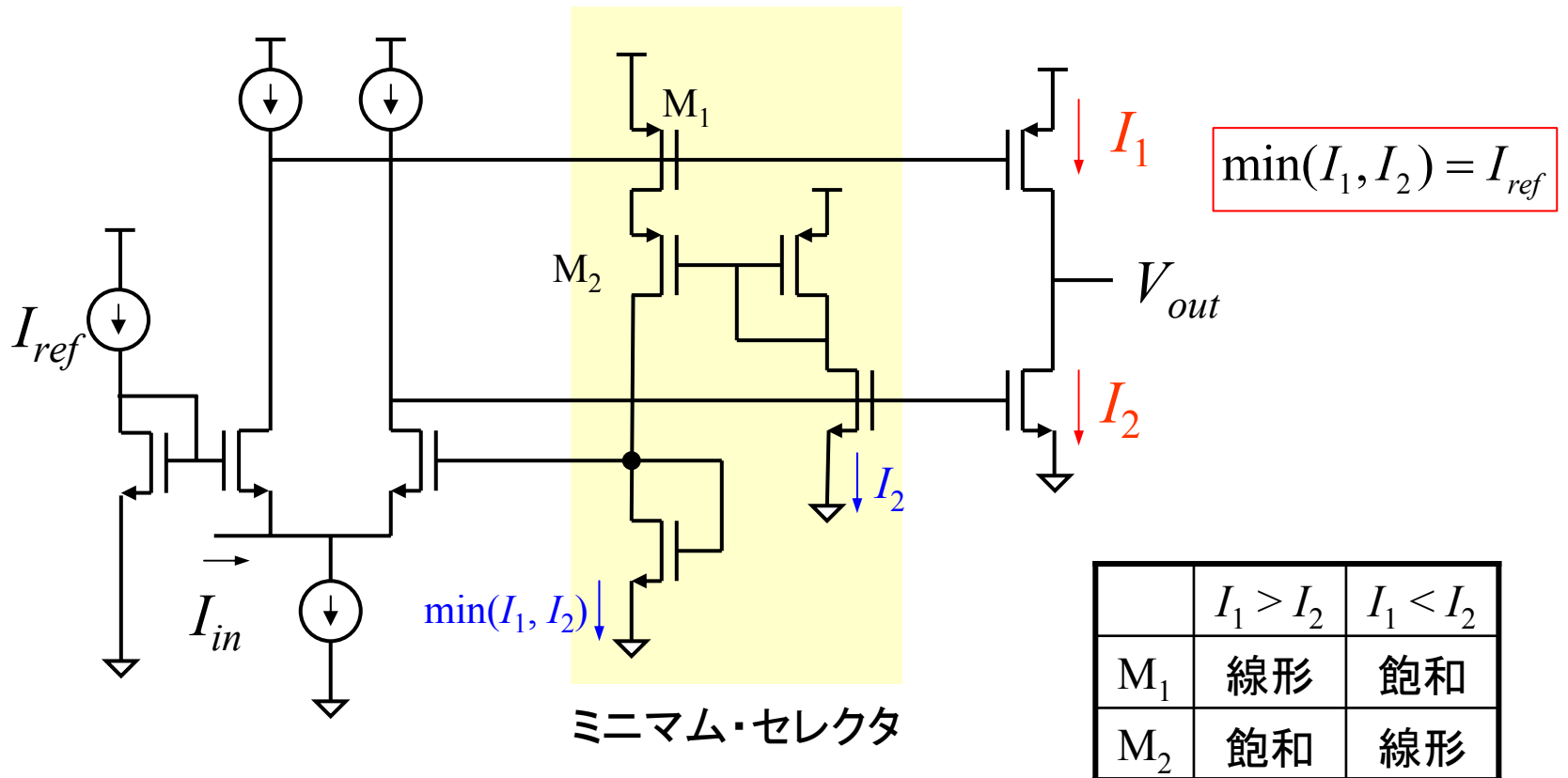
同様に

$$V_{B2} = V_{B4} + V_{Tn}$$

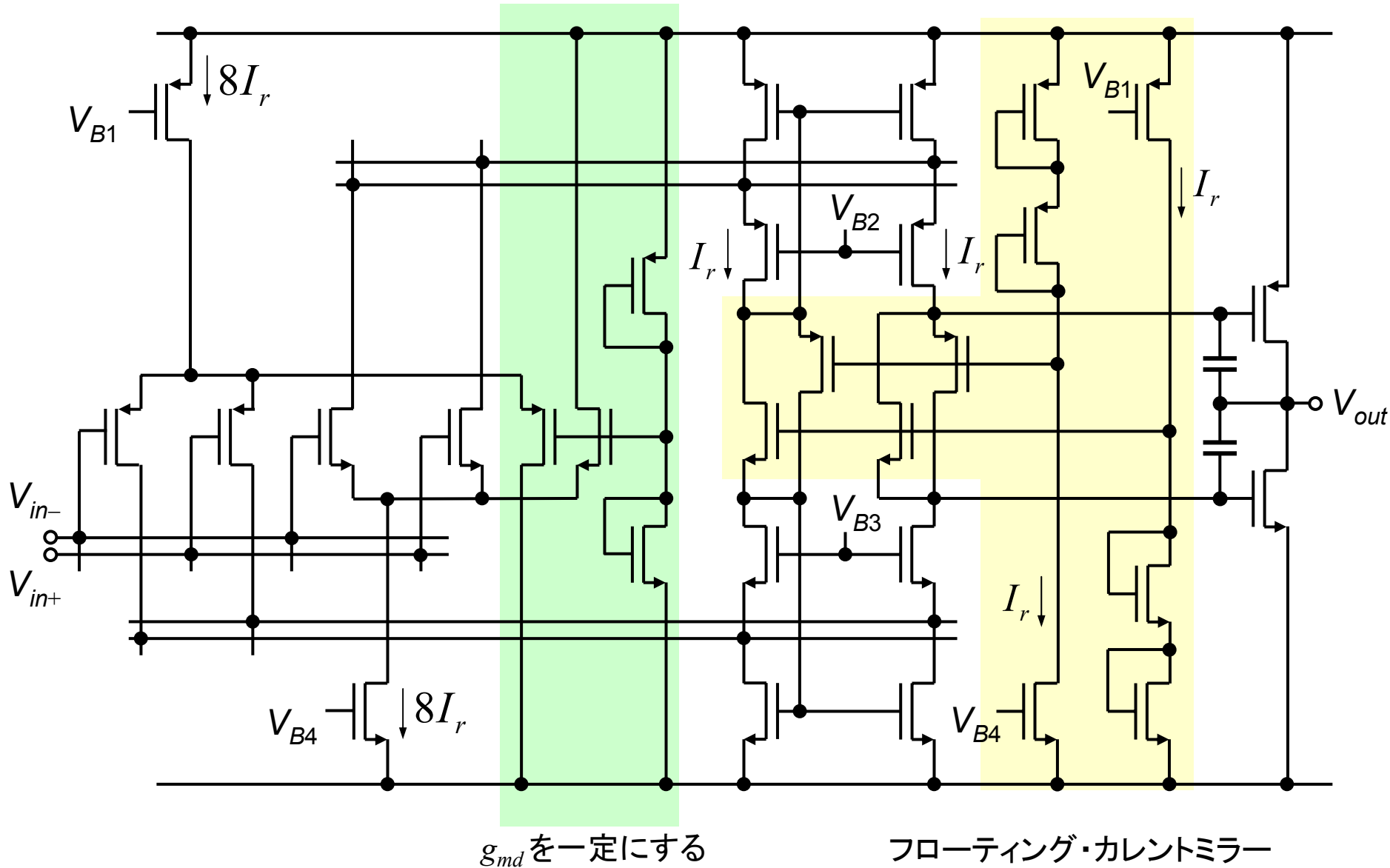
動作範囲 $V_{DD} \geq V_{Tn} - V_{Tp} + 2\Delta_n - 2\Delta_p \sim 3\text{V}$

電源電圧が低くなると動かなくなる

フィードバック型AB級出力バッファ回路 11-12



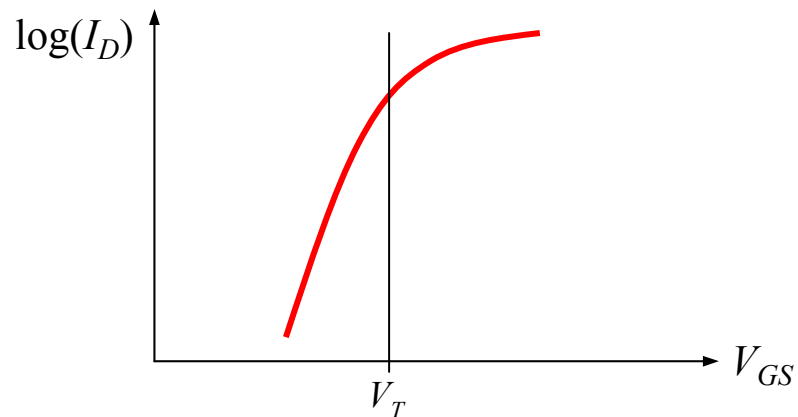
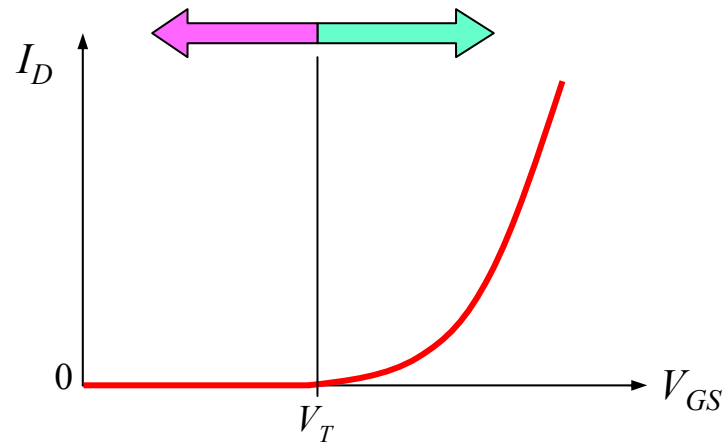
AB級出力バッファ回路付き rail-to-rail 折り返しカスコード opamp



低消費電力アナログCMOS回路

サブスレッショルド領域で動作

サブスレッショルド
領域(弱反転領域) 強反転領域

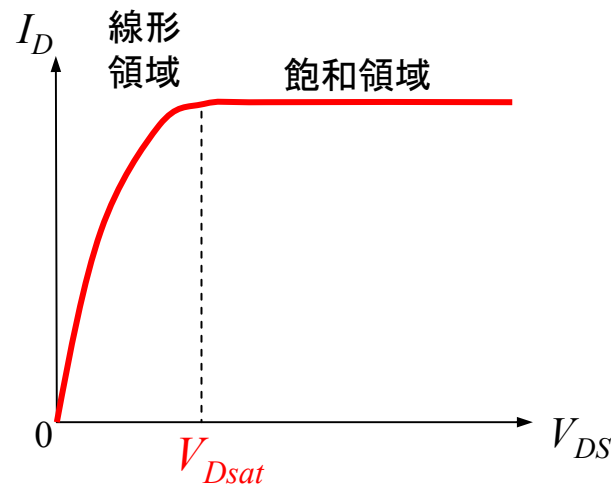


サブスレッショルド領域の特性

$$I_D = \beta J_D \exp\left(\frac{V_{GS} - V_T}{nU_T}\right) \left[1 - \exp\left(-\frac{V_{DS}}{U_T}\right) \right]$$

$$\beta = \frac{W\mu_n C_{ox}}{L} \quad J_D = (n-1)U_T^2$$

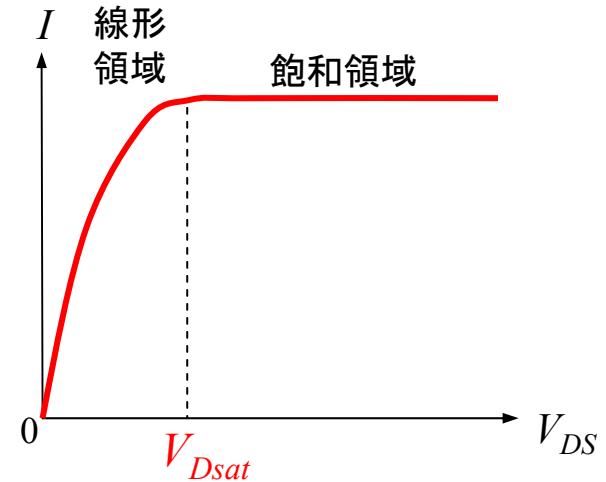
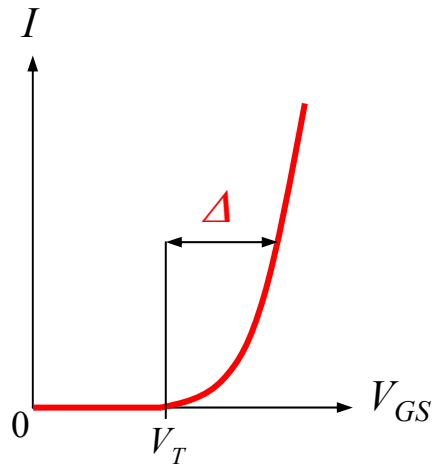
$$n = 1 + \frac{C_s}{C_{ox}} \sim 1.6 \quad U_T = \frac{k_B T}{q}$$



この項が1/10になる電圧
 $\log(10) \sim 2.3$

$$V_{Dsat} = 2.3U_T$$

オーバードライブ電圧と飽和ドレイン電圧



ゲートオーバードライブ電圧

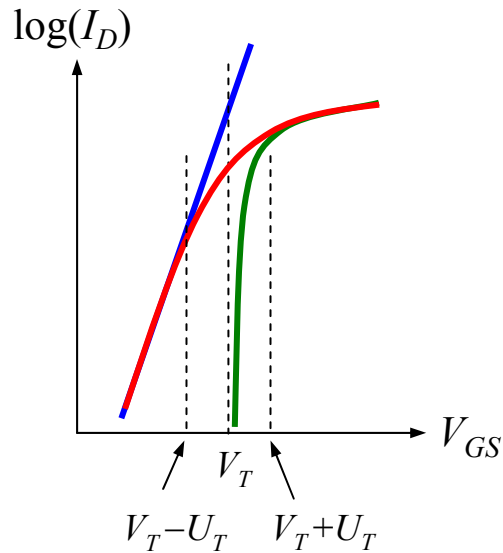
電流 I を流すためには、閾値にゲートオーバードライブ電圧を足した電圧をゲート電圧に加えなければならない。

飽和ドレイン電圧

飽和領域を与える最小ドレイン・ソース間電圧

	ゲートオーバードライブ電圧	飽和ドレイン電圧
強反転領域	$\sqrt{\frac{2I}{\beta}}$	$\sqrt{\frac{2I}{\beta}}$
弱反転領域	$n \frac{k_B T}{q} \ln \left(\frac{I}{\beta J_D} \right)$	$2.3 \frac{k_B T}{q}$

飽和領域での電流の式



—— 強反転領域

$$I_D = \frac{1}{2} \beta (V_{GS} - V_T)^2$$

—— 弱反転領域

$$I_D = \beta J_D \exp\left(\frac{V_{GS} - V_T}{nU_T}\right)$$

—— 2つの領域をスムーズに結ぶ

$$I_D = \frac{1}{2} \beta \Delta_{eff}^2 \quad \Delta_{eff} = 2nU_T \ln \left[1 + \exp\left(\frac{V_{GS} - V_T}{2nU_T}\right) \right]$$

$$V_{GS} - V_T \gg U_T \quad \Delta_{eff} \cong V_{GS} - V_T$$

$$V_{GS} - V_T \ll -U_T \quad \Delta_{eff} \cong 2nU_T \exp\left(\frac{V_{GS} - V_T}{2nU_T}\right)$$

$$I_D = \frac{1}{2} \beta \Delta_{eff}^2$$

動作電流 I_D を決める \implies $\Delta_{eff} = \sqrt{\frac{2I_D}{\beta}}$

有効ゲートオーバードライブ電圧

強反転領域で動かすには

$$\Delta_{eff} \gg U_T$$

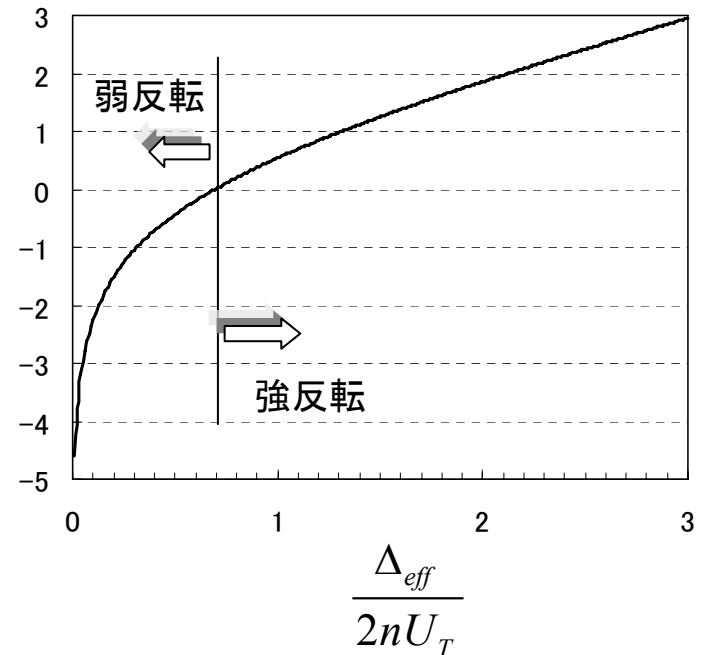
弱反転領域で動かすには

$$\Delta_{eff} \ll U_T$$

となるように β をとる

$$V_{GS} - V_T = 2nU_T \ln \left[\exp \left(\frac{\Delta_{eff}}{2nU_T} \right) - 1 \right]$$

$$\frac{V_{GS} - V_T}{2nU_T}$$



サブスレッショルド領域で動作する回路

要素回路

カレント・ミラー

カスコード

差動入力回路

組合せ回路

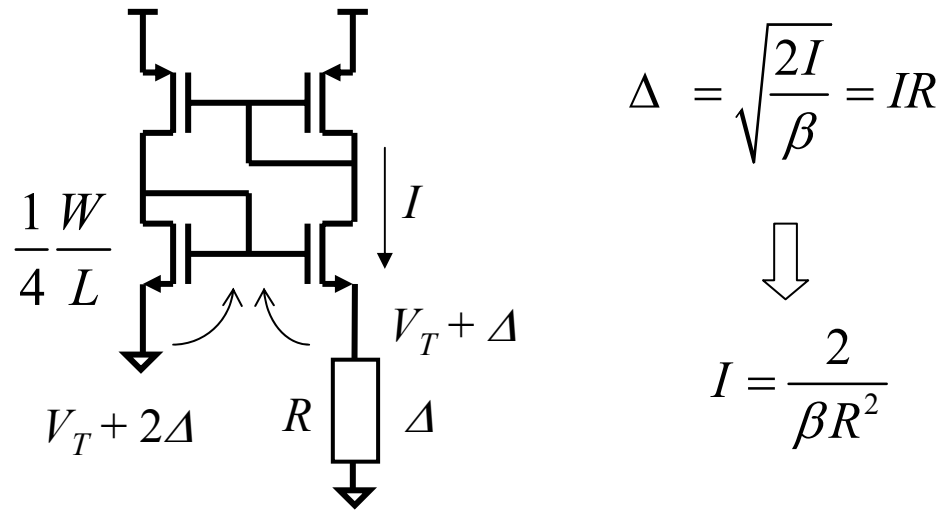
オペアンプ

参照電源

電流をベースにした回路は動く可能性
が大きい

抵抗を用いた回路は抵抗が大きくなり
過ぎるのでほとんど使えない

例) 外部電源電圧に依らない電源

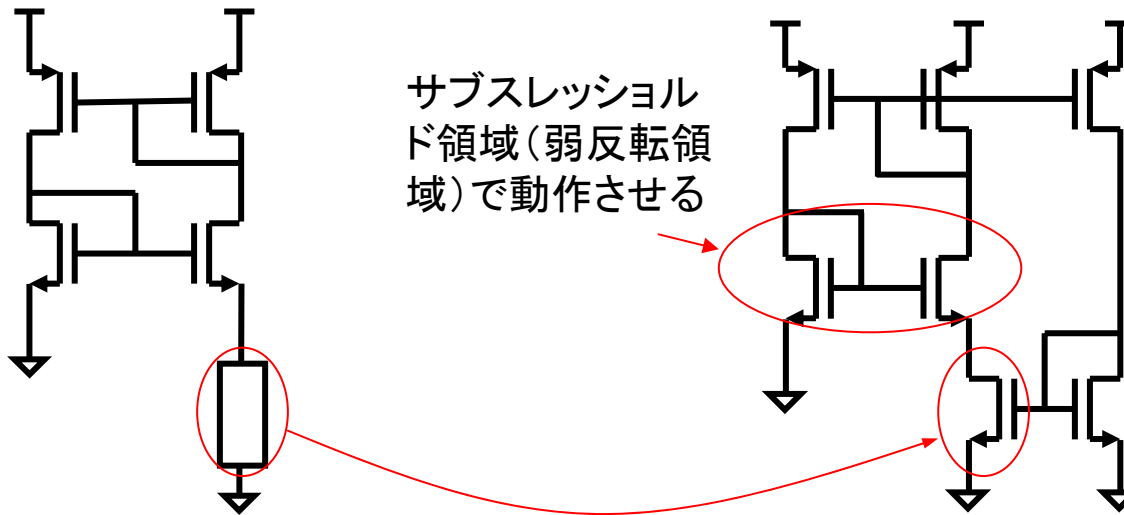


低電流の電流を発生させようとするすると抵抗が大きくなる

低電流源

低電流を生成しようとすると抵抗が大きくなる

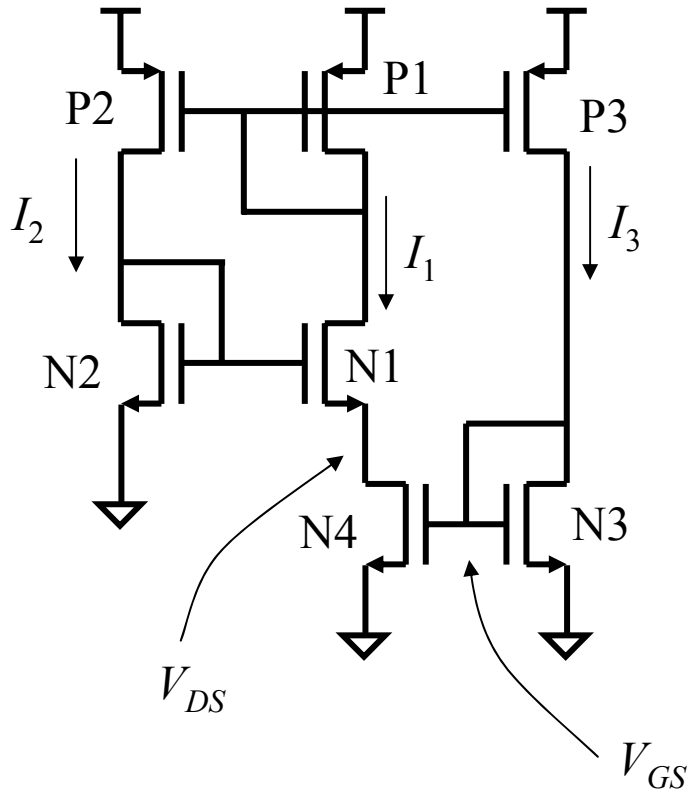
抵抗を線形領域のトランジスタで置き換える
(Oguey & Aebischer 1997)



サブスレッショルド領域(弱反転領域)で動作させる

W/L を小さくして線形領域で動作するようにする

低電流源



線形領域

$$I_1 = \beta_{N4} \left(V_{GS} - V_T - \frac{1}{2} V_{DS} \right) V_{DS}$$

$$I_3 = \frac{1}{2} \beta_{N3} (V_{GS} - V_T)^2 = \frac{\beta_{P3}}{\beta_{P1}} I_1$$

→

$$I_1 = \beta_{N4} \left(K_2 - \frac{1}{2} + \sqrt{K_2 (K_2 - 1)} \right) V_{DS}^2$$

$$K_2 = \frac{\beta_{N4} \beta_{P3}}{\beta_{N3} \beta_{P1}}$$

$$V_{DS} = \Delta_{N2} - \Delta_{N1} = n \frac{kT}{q} \ln(K_1)$$

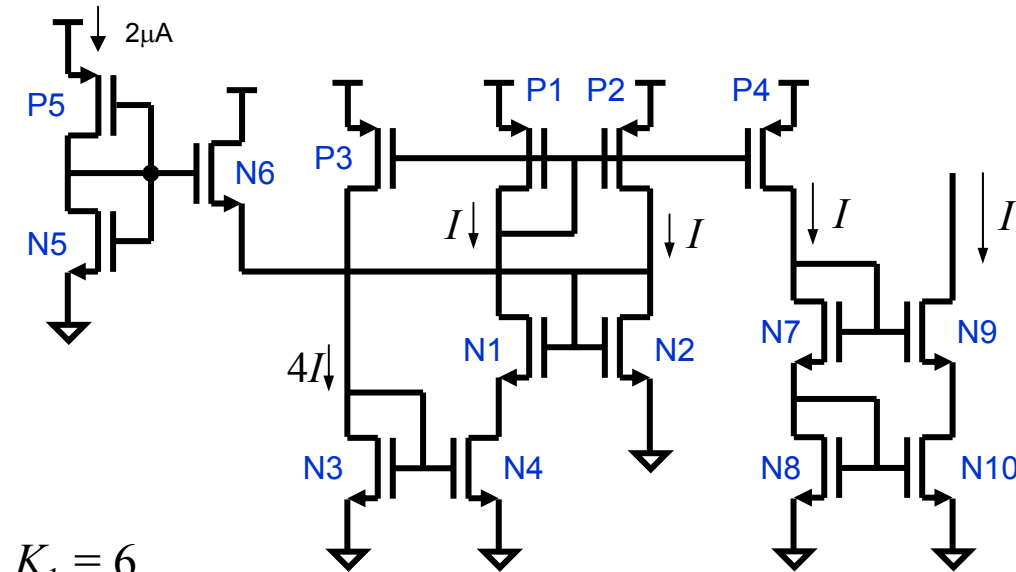
弱反転領域

$$K_1 = \frac{\beta_{N1} \beta_{P2}}{\beta_{N2} \beta_{P1}}$$

$$\beta \propto T^{-2}, V_{DS} \propto T$$

I_1 は温度にほとんど依存しない

実際の設計例



$$K_1 = 6$$

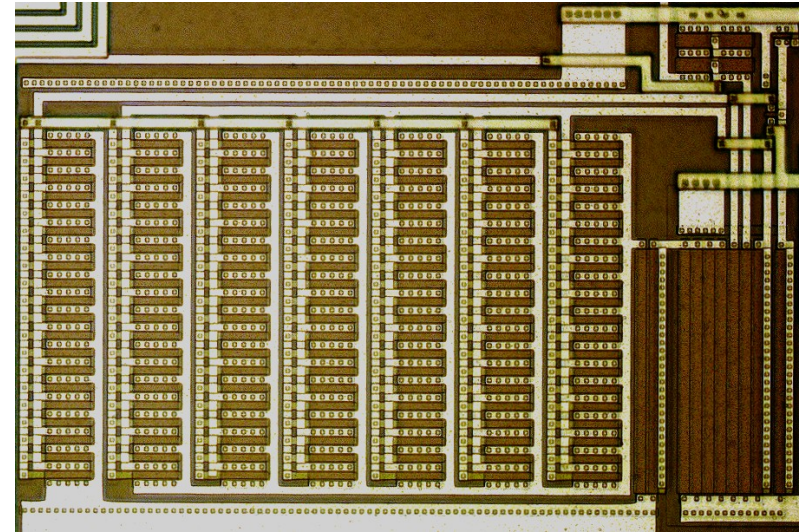
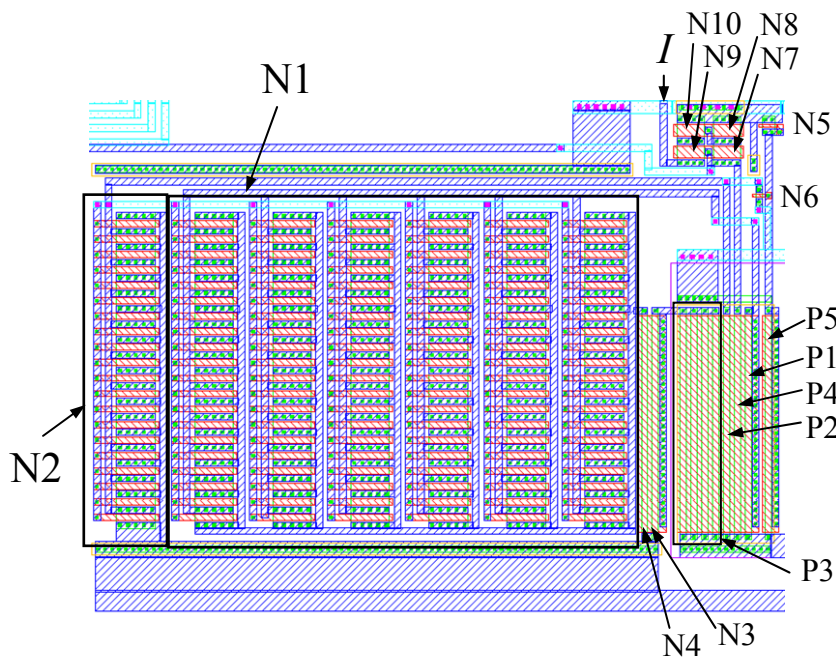
$$K_2 = 4$$

$$I = 50 \text{ nA} \quad \beta = 4.5 \times 10^{-5} W/L, V_{DS} = 0.074$$

$$\beta_{N4} = 1.3 \times 10^{-3}$$

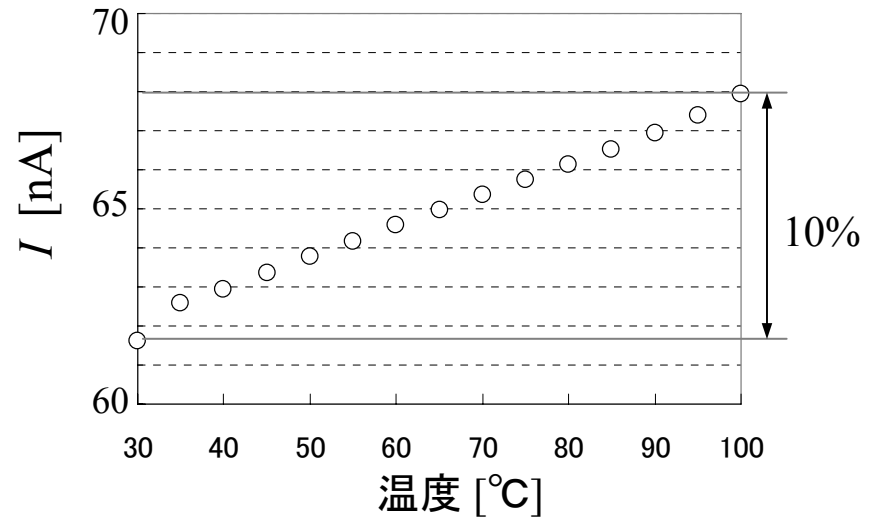
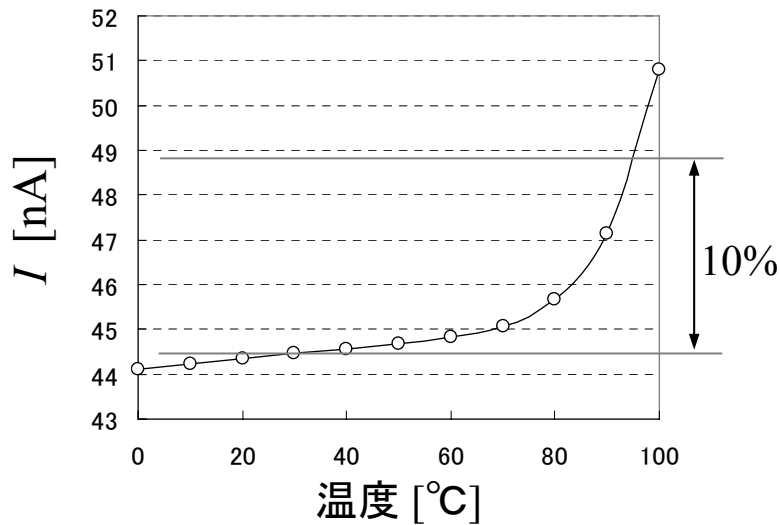
	トランジスタサイズ (μm)	
	W	L
P1	2.96	103.6
P2	2.96	103.6
P3	4*2.96	103.6
P4	2.96	103.6
P5	2.96	103.6
N1	6*20*18.5	2.96
N2	20*18.5	2.96
N3	2.96	103.6
N4	2.96	103.6
N5	6.29	1.48
N6	2.96	1.48
N7~10	12.95	5.92

	動作		W/L	Δ_{eff} [V]	V_{DS}
N1	弱反転	飽和	750	1.7×10^{-3}	> 3
N2	弱反転	飽和	120	4.3×10^{-3}	$V_T + \Delta_s$
N3	強反転	飽和	0.0285	0.56	$V_T + \Delta_s$
N4	強反転	線形	0.0285	0.28	0.074



マスクレイアウト

試作したチップの顕微鏡写真



回路シミュレーション

実測値